

# 数字信号处理的 VLSI 实现

## *VLSI Digital Signal Processing Systems: Design and Implementation*

数字信号处理是将信号以数字方式表示并处理的理论和技术，其目的是对真实世界的连续模拟信号进行测量和滤波。相较模拟信号处理，数字信号处理具有更强的健壮性，更高的准确性和更简单的实现方法。数字信号处理系统的超大规模集成电路（VLSI）设计是计算机以及微电子学科中最基础、最重要的课程之一，值得用心学习。

本课程主要介绍数字信号处理系统的基本结构，优化方式以及对应的 VLSI 结构设计。内容包括数据流图，流水线和并行结构，重定时计数，折叠以及非折叠结构等。学习该课程将加深学生对数字信号处理基础结构以及对应 VLSI 结构的认识和理解，为之后的学习打下坚实的基础。

本课程成功邀请到了美国明尼苏达州教授、IEEE fellow，数字信号处理领域奠基人之一的 K.K. Parhi 教授，他目前是复旦大学邀请到的国家外专千人。教师团队还包括复旦大学长江学者特聘教授曾晓洋教授和浦江学者陈赞副教授。两位老师分别是复旦大学信号与系统教学团队成员，是校级精品课程《信号与通信系统》，《数字信号处理 A》的授课老师。

### 教师风采



K. K. Parhi 教授，国家外专千人，明尼苏达大学电子和计算机工程系教授，IEEE fellow，数字信号处理奠基人之一。他的研究领域包括数字信号处理的 VLSI 结构，低功耗数字电路，基于机器学习的生物信号处理和识别等



曾晓洋，复旦大学微电子学院教授，杰出青年科学基金获得者，长江学者特聘教授。他的研究领域包括超低功耗的信号处理 VLSI 结构，信息安全芯片及其抗攻击技术，通信系统 VLSI 实现，可重构计算方法与 VLSI 架构，高能效系统芯片（SoC）平台技术等



陈贇，复旦大学微电子学院副教授，上海浦江学者。她的研究领域包括通信基带芯片设计，比如数字电视调制解调器设计，无线通信基带算法和结构设计，数字信号处理系统的 VLSI 实现等

## 课程设置

学分：2 学分

学时：36 学时

基础知识要求：选课学生应当具备《数字信号处理》和信号与系统的基础知识

上课时间：6 月 18 日 – 6 月 23 日

本课程协调员(助教): 姓名(陈垦)、学号(14307130119)、联系方式(18061160633)、邮箱 (14307130119@fudan.edu.cn 或 1027291432@qq.com)

选课网址:

<http://register.fudan.edu.cn/p/publish/show.html?queryType=set&searchName=paidInfo.search&projectId=59728>

日期	星期	节次 <sup>[2]</sup>	上课内容	授课教师
2018. 6. 18	周一	第六节: 13: 30~14: 15 第七节: 14: 25~15: 10 第八节: 15: 25~16: 10 第九节: 16: 20~17: 05	Chapter 1. Introduction to DSP Systems Chapter 2: Iteration Bound	K. K. Parhi
2018. 6. 19	周二	第六节: 13: 30~14: 15 第七节: 14: 25~15: 10 第八节: 15: 25~16: 10 第九节: 16: 20~17: 05	Chapter 3: Pipelining and Parallel Processing Chapter 4: Retiming	Zhiyuan Yan
2018. 6. 20	周三	第六节: 13: 30~14: 15 第七节: 14: 25~15: 10 第八节: 15: 25~16: 10 第九节: 16: 20~17: 05	Chapter 5: Unfolding Chapter 6: Folding	曾晓洋
2018. 6. 21	周四	第六节: 13: 30~14: 15 第七节: 14: 25~15: 10 第八节: 15: 25~16: 10 第九节: 16: 20~17: 05	Chapter 7: Systolic Architecture Design Chapter 8: Fast Convolution	Zhiyuan Yan
2018. 6. 22	周五	第六节: 13: 30~14: 15 第七节: 14: 25~15: 10	Chapter 9: Algorithmic Strength Reduction in Filters	陈贇

		第八节：15: 25~16: 10 第九节：16: 20~17: 05	and Transforms Chapter 10: Pipelined and Parallel Recursive and Adaptive Filters	
2018.6.23	周六	第六节：13: 30~14: 15 第七节：14: 25~15: 10 第八节：15: 25~16: 10 第九节：16: 20~17: 05	Chapter 11: Scaling and Round-off Noise Chapter 13: Bit Level Arithmetic Architectures	陈赞